

特性

- 全速 USB 2.0 (12 Mbps)
 - 支持通信驱动器类型 (CDC)、个人医疗设备类型 (PHDC) 以及供应商的特定器件类型
 - 电池充电器检测 (BCD) 功能符合 USB 电池充电规范版本 1.2 (仅针对外设检测)
 - 集成了 USB 终端电阻
- 单通道的可配置 UART 接口
 - 支持 2、4、6、8 引脚的 UART 接口
 - 数据速率高达 3 Mbps
 - 每个发送和接收缓冲器的大小均为 256 字节
 - 数据格式:
 - 7 或 8 个数据位
 - 一个或两个停止位
 - 无奇偶校验位、偶校验、奇校验、标记或空格奇偶校验位
 - 支持检测奇偶校验、溢出和帧错误
 - 支持使用 CTS、RTS、DTR、DSR 进行数据流控制
 - 支持 UART 暂停信号
 - CY7C65213 支持单通道 RS232/RS422 接口, CY7C65213A 则支持 RS232/RS422/RS485 接口
- 通用输入 / 输出 (GPIO): 8 个引脚
- 对每一种器件仅支持唯一一个序列号。这样, 当 USB-UART LP 桥接控制器器件被插入时, COM 端口编号将始终不变。
- 配置工具 (Windows) 用于配置:
 - 供应商 ID (VID)、产品 ID (PID) 以及产品与厂商的描述符。
 - UART
 - 充电器检测
 - GPIO
- VCOM 和 DLL 的驱动程序支持
 - Windows 10: 32 位和 64 位版本
 - Windows 8.1: 32 位和 64 位版本
 - Windows 8: 32 位和 64 位版本
 - Windows 7: 32 位和 64 位版本
 - Windows Vista: 32 位和 64 位版本

- Windows XP: 32 位和 64 位版本
- Windows CE
- Mac OS-X: 10.6 和更高版本
- Linux: Kernel 版本 2.6.35 和更高版本
- Android: Gingerbread 和更高版本
- 512 字节的闪存用于存储各配置参数
- 时钟: 集成了频率为 48 MHz 的时钟振荡器
- 支持 USB 挂起模式, 以降低功耗
- 支持总线供电 / 自供电配置
- 与 USB 2.0 和 USB 3.0 主机控制器相兼容
- 工作电压范围: 1.71 ~ 5.50 V
- 工作温度:
 - 商业级: 0 °C ~ 70 °C
 - 工业级: -40 °C ~ 85 °C
- ESD 保护功能: 2.2 kV HBM 静电放电
- 符合 RoHS 标准的封装
 - 28-SSOP (10 × 7.5 × 1.65 mm, 间距为 0.65 mm)
 - 32-QFN (5 × 5 × 1 mm, 间距为 0.5 mm)
- 订购器件型号
 - CY7C65213-28PVXI
 - CY7C65213-32LTXI
 - CY7C65213A-28PVXI
 - CY7C65213A-32LTXI

应用

- 血糖仪
- 电池供电器件
- USB 转 UART 线缆
- 支持传统外设上 USB 与 UART 的连接
- 销售点 (POS) 终端
- 工业级与 T&M (测试和测量) 器件

符合 USB 标准

USB-UART LP 桥接控制器 (CY7C65213 和 CY7C65213A) 完全符合 USB 2.0 规范, 并得到 USB-IF 测试认证 (测试编号 (TID) 为 40860041)。



表 1. CY7C65213 与 CY7C65213-A 的特性对比

特性	CY7C65213	CY7C65213-A
支持 RS-485	不支持	支持

更多有关信息

赛普拉斯网站 (www.cypress.com) 上提供了大量资料, 有助于为您的设计正确选择所需器件, 并能够快速有效地将器件集成到设计中。要想获取完整的资源列表, 请参见 [USB- 串行桥接控制器产品概况](#)。

- 概况: [USB 产品系列](#)、[USB 产品路线图](#)
- USB 2.0 产品选择: [USB- 串行桥接控制器](#)、[USB-UART 控制器 \(第一代\)](#)
- 知识库文章: 赛普拉斯提供了大量的 USB 知识库文章, 包括从基本到高级的广泛主题。推荐的 USB- 串行桥接控制器入门级知识库文章如下:
 - [KBA85909](#) — Cypress® USB- 串行桥接控制器的主要特性
 - [KBA85921](#) — 将 FT232R 替换为 CY7C65213 USB-UART LP 桥接控制器
 - [KBA85920](#) — USB-UART 和 USB- 串行
 - [KBA85913](#) — USB- 串行的电源电压范围
 - [KBA89355](#) — USB- 串行: 赛普拉斯默认 VID 和 PID
 - [KBA92641](#) — USB- 串行桥接控制器使用 API 来管理 I/O
 - [KBA92442](#) — USB- 串行桥接控制器中的非标准波特率
 - [KBA91366](#) — 将一个 USB- 串行器件绑定到 Microsoft® CDC 驱动程序上
 - [KBA92551](#) — 使用 Linux® 测试被配置为 USB-UART 的 USB- 串行桥接控制器

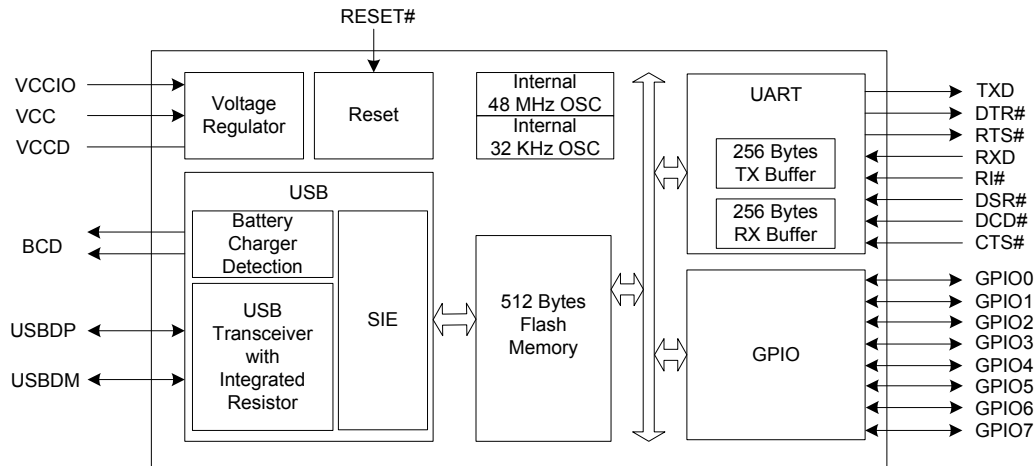
要想获取知识库文章的完整列表, 请点击[此处](#)。

- 代码示例: [USB 全速](#)
- 开发套件:
 - [CYUSBS232](#) — 赛普拉斯 USB-UART LP 参考设计套件
 - [CYUSBS234](#) — 赛普拉斯 USB- 串行 (单通道) 开发套件
 - [CYUSBS236](#) — 赛普拉斯 USB- 串行 (双通道) 开发套件
- 模型: [IBIS](#)
赛普拉斯 USB-UART LP 参考设计套件
[赛普拉斯 USB-UART LP 参考设计套件](#)是一个完整的开发资源。它提供了一个用以开发及测试自定义项目的平台。该开发套件包含用于设计固件、硬件和软件等方面的辅助材料。

目录

框图 — CY7C65213/CY7C65213A	4	应用示例	18
功能概述	4	USB 至 RS232 的转换器	18
USB 和充电器检测	4	USB 至 RS485 应用	19
串行通信	4	具有电池充电检测特性的总线供电的电池充电的	
GPIO 接口	5	USB-MCU 接口	20
存储器	5	LED 接口	21
系统资源	5	订购信息	22
挂起和恢复	5	订购代码定义	22
WAKEUP	5	封装信息	23
软件	5	缩略语	25
内部闪存配置	7	文档规范	25
电气规范	9	测量单位	25
最大绝对额定值	9	文档修订记录页	26
工作条件	9	销售、解决方案和法律信息	27
器件级规格	9	全球销售和 design 支持	27
GPIO	10	产品	27
复位	11	PSoC® 解决方案	27
UART	11	赛普拉斯开发者社区	27
闪存存储器	11	技术支持	27
引脚说明	12		
USB 电源配置	15		
USB 总线供电的配置	15		
自供电配置	16		
带可变 I/O 电压的 USB 总线供电	17		

框图 — CY7C65213/CY7C65213A



功能概述

CY7C65213/CY7C65213A 是一个全面集成的 USB 转 UART 桥接器。通过它，可以使用最少的器件将基于 UART 的设备升级为基于 USB 的设备。CY7C65213/CY7C65213A 提供了 32-QFN 和 28-SSOP 两种封装选择。每个芯片中集成了一个 USB 2.0 全速控制器、一个 UART 收发器、一个内部电压调节器、一个内部振荡器以及一个 512 字节的闪存。

内部闪存用于存储特殊定制的 USB 描述符以及 GPIO 配置。借助配置工具，通过 USB 接口进行通信可以在系统中实现该存储操作。

赛普拉斯提供了免版税的虚拟 COM 端口（VCP）器件驱动程序，从而使器件作为 PC 应用中的 COM 端口使用。该驱动程序可以发送所有 UART 信号，包括握手和控制信号。

USB 和充电器检测

USB

CY7C65213/CY7C65213A 具有一个内置的 USB 2.0 全速收发器。该收发器包含 USB 数据线路上的内部 USB- 串行终端电阻和 USBDP 上的 1.5 kΩ 上拉电阻。

充电器检测

CY7C65213/CY7C65213A 支持外设检测模式下的电池充电检测（BCD）功能，它符合 USB 电池充电规范的要求，版本 1.2。该芯片支持下面充电端口：

- 标准下行端口（SDP）：主机可以为系统提供高达 500 mA 的电流
- 充电下行端口（CDP）：主机可以为系统提供高达 1.5 A 的电流
- 专用充电端口（DCP）：壁式充电器可以为系统提供高达 1.5 A 的电流

串行通信

CY7C65213/CY7C65213A 有一个串行通信模块（SCB）。每个 SCB 可以实现 UART 接口的功能。TX 和 RX 线上均有一个 256 字节的缓冲器。

UART 接口

通过 UART 接口，器件可以同其他工作速度为 3 Mbps 的 UART 器件进行异步串行通信。该接口支持 7 至 8 个数据位、1 至 2 个停止位、奇校验、偶校验、标记、空格以及无奇偶校验位。UART 接口支持进行信号格式与标准 UART 协议兼容的全双工通信。在 CY7C65213 中，可以将 UART 引脚连接到符合行业标准的 RS232/RS422 收发器上。在 CY7C65213A 中，则可以将这些 UART 引脚连接到 RS232/RS422/RS485 收发器上。

该接口还支持通用 UART 功能，如奇偶校验错误以及帧错误。每个 TX 和 RX 通道上都有一个 256 字节的缓冲器。CY7C65213/CY7C65213A 支持的波特率范围为 300 baud 到 3M baud。可以使用配置工具设置 UART 波特率。

注意：

将 UART 发送器配置为奇校验并将 UART 接收器配置为偶校验时，可检测到奇偶校验错误。

将 UART 发送器配置为 7 个数据位宽以及一个停止位，并将 UART 接收器配置为 8 个数据位宽以及两个停止位时，可检测到帧错误。

UART 数据流控制

CY7C65213/CY7C65213A 器件支持使用以下控制信号来控制 UART 硬件的数据流：RTS#（请求发送）/CTS#（允许发送）和 DTR#（数据终端就绪）/DSR#（数据设置就绪）。

以下内容描述了数据流控制信号：

■ CTS#（输入）/RTS#（输出）

CTS# 可暂停或恢复通过 UART 接口进行的数据传输。通过取消激活 CTS 信号，可暂停数据传输；通过激活 CTS#，可恢复数据传输。暂停和恢复传输操作并不影响数据的完整性。使能数据流控制特性时，接收缓冲器的水印值为 93%。接收缓冲器的数据达到该水平后，RTS# 信号被取消激活，通知传输器件停止数据传输。然后，应用会处理数据，这样可减少器件内存储的数据。数据达到水印值的 75% 后，RTS# 信号被激活以恢复数据接收。

■ DSR#（输入）/DTR#（输出）

DSR#/DTR# 信号用于同 UART 建立通信链接。这些信号的功能相得益彰，同 CTS# 和 RTS# 相似。

GPIO 接口

CY7C65213/CY7C65213A 共有 8 个 GPIO。使用配置工具，用户可以将 GPIO 引脚配置为以下选项：

- TRISTATE: GPIO 是三态的
- DRIVE 1: 输出静态 1
- DRIVE 0: 输出静态 0
- POWER#: 总线供电设计中的电源控制
- TXLED#: 在 USB 发送数据期间驱动 LED
- RXLED#: 在 USB 接收数据期间驱动 LED
- TX 或 RX LED#: 在 USB 发送或接收数据期间驱动 LED。可以配置 GPIO，使之以 8 mA 的驱动强度驱动 LED。
- SLEEP#: 指示 USB 暂停
- BCD0/1: 用于指示 USB 充电器类型的双引脚输出
- BUSDETECT: 连接到 VBUS 引脚上，以检测 USB 主机

存储器

CY7C65213/CY7C65213A 有一个大小为 512 字节的闪存。闪存用于存储 USB 参数，如 VID/PID、序列号以及产品与制造商描述符。通过使用配置工具，可以设置这些参数。

系统资源

供电系统

CY7C65213/CY7C65213A 支持 USB 挂起模式以控制功耗。CY7C65213/CY7C65213A 可运行于总线供电或自供电模式，其电压范围为 3.15 V 到 5.5 V。

时钟系统

CY7C65213/CY7C65213A 集成了一个时钟，不需要使用任何外部晶振。该时钟为所有子系统提供脉冲。

内部 48 MHz 振荡器

内部 48 MHz 振荡器是 CY7C65213/CY7C65213A 器件的主要内部时钟源。

内部 32 kHz 振荡器

内部 32 MHz 振荡器是 CY7C65213/CY7C65213A 的主要内部时钟源。

复位

通过复位模块，能够确保可靠进行上电复位操作，并且可以将器件返回到默认的已知状态。各个外设可以使用 RESET#（低电平有效）引脚来复位 CY7C65213/CY7C65213A。

挂起和恢复

USB 总线进入挂起模式时，CY7C65213/CY7C65213A 器件将激活 SLEEP# 引脚。在总线供电模式下使用该器件时，该操作可以满足 USB 2.0 规范中有关挂起电流的严格要求。在发生下述某种情况时，该器件将从挂起状态恢复操作：

1. 在 USB 总线上检测到任何数据操作
2. 激活被配置为唤醒源的 RI# 引脚，使其为主机生成远程唤醒信号。

WAKEUP

在 USB 总线上，可以使用被配置为唤醒源的 RI# 引脚来生成远程唤醒信号。只有主机通过 SET_FEATURE 请求使能该性能时，才会发送远程唤醒信号。在 USB 枚举过程中，器件将通过配置描述符为主机提供远程唤醒支持。通过配置工具，CY7C65213 器件可以使能 / 禁用远程唤醒特性。

软件

赛普拉斯提供了一组完整的软件驱动程序以及一个配置工具，便于在系统开发过程中配置产品。

Linux 操作系统的驱动程序

赛普拉斯提供了用户模式的 USB 驱动程序库（libcyusbserial.so），用于提取 UART 接口的供应商指令，并为用户应用提供简化的 API 接口。该库使用标准的开源 libUSB 库，以使能 USB 通信。赛普拉斯的串行库通过使用 Linux ‘udev’ 机制来支持 USB 的即插即用性能。

CY7C65213/CY7C65213A 支持捆绑在 Linux 内核的标准 USB CDC UART 类驱动程序。

Android 支持

CY7C65213/CY7C65213A 解决方案还包括一个 Android Java 类驱动程序（CyUsbSerial.java）。它提供了一组接口函数，用于同器件进行通信。

Mac OSx 的驱动程序

赛普拉斯提供了一个基于 libUSB 的动态链接共享库（CyUSBSerial.dylib），从而能够与 CY7C65213/CY7C65213A 器件进行通信。

此外，该器件还支持本地 Mac OSx CDC UART 类的驱动程序。

Windows 操作系统的驱动程序

对于 Windows 操作系统 (XP、Vista、Win7、Win8 以及 Win8.1)，赛普拉斯提供了一个用户模式的动态链接库 (CyUSBSerial.DLL)，用于提取 CY7C65213/CY7C65213A 器件的供应商专用接口，同时为用户提供方便易用的 API。它为特定供应商 UART 提供 API 接口，并为 PHDC 提供特定类型的 API。

USB-UART LP 桥接控制器可以与 Windows 标准的 USB CDC UART 驱动程序配合工作。此外，它还提供了一个虚拟的 COM 端口驱动程序 (CyUSBSerial.sys)，用于执行 USB CDC 类的驱动程序。赛普拉斯的 Windows 驱动程序与 Windows 认证的硬件相兼容。

通过 WU (Windows 更新) 服务将这些驱动程序绑定到器件上。赛普拉斯驱动程序还支持 Windows 的即插即用、电源管理以及 USB 远程唤醒等特性。

Windows-CE 支持

CY7C65213/CY7C65213A 解决方案包含 Windows-CE 平台用的 CDC UART 驱动程序库。

器件配置工具 (仅适用于 Windows)

可以使用基于 Windows 系统的配置工具来配置器件的初始化参数。该图形用户应用提供了一个交互接口，用于定义器件闪存内存储的引导参数。

通过该工具，用户可以将所选择的配置保存为文本或 xml 格式的文件，还可以加载所选择的文本或 xml 格式的配置。该配置工具支持以下操作：

- 查看当前器件的配置
- 选择并配置 UART、电池充电以及 GPIO
- 配置 USB VID、PID 和字符串描述符
- 保存或加载配置

您可以从 www.cypress.com/go/usbserial 网站上免费下载配置工具和驱动程序。

内部闪存配置

内部闪存存储器可用于保存配置参数，如下表所示。赛普拉斯提供了一个免费的配置工具，从而通过 USB 接口配置下表中的各个参数，以满足特殊应用的需要。您可从 www.cypress.com/go/usbserial 网站上下载该配置工具。

表 2. CY7C65213 和 CY7C65213A 的内部闪存配置

参数	默认值	说明
USB 的配置		
USB 供应商 ID (VID)	0x04B4	默认为赛普拉斯的 VID。可将其配置为客户 VID
USB 产品 ID (PID)	0x0003	默认为赛普拉斯的 PID。可将其配置为客户 PID
制造商字符串	Cypress	可将其配置为任何最大为 64 个字符的字符串。
产品字符串	USB-UART LP	可将其配置为任何最大为 64 个字符的字符串。
序列字符串		可将其配置为任何最大为 64 个字符的字符串。
供电模式	总线供电	可将其配置为总线供电或自供电模式
最大电流消耗	100 mA	可将其配置为 0 到 500 mA 间的某个值。据此，配置描述符将得以更新。
远程唤醒	使能	可被禁用。通过将 #RI 置低，可初始化远程唤醒。
USB 接口协议	CDC	可以配置为 CDC、PHDC 或赛普拉斯供应商类型
VCC 电压为 3.3 V	禁用	要想旁路 CY7C65213/CY7C65213A 中的 USB 电压调节器，那么应勾选该选项。
VCCIO 电压小于 2 V	禁用	要想旁路 CY7C65213/CY7C65213A 中的 VCCIO 电压调节器，那么应勾选该选项。
使能制造接口	使能	该选项允许通过其他供应商类别制造模式接口重新对 CY7C65213/CY7C65213A 进行配置。
I/O 级别	CMOS	可配置为 CMOS 或 LVTTTL。
I/O 模式	快速	根据 EMI 的情况，可配置为快速或低速。
波特率	115200	可以通过可编辑下拉组合选框进行配置。该选框列出了预定义的标准波特率。也可以在组合选框内输入特定的波特率。
类型	8 引脚	不能重新对该选项进行配置。它被预配置为 8 引脚类型。
数据宽度	8 位	可配置为 7 位或 8 位。
停止位	1 位	可配置为 1 位或 2 位。
奇偶校验	无	可配置为 None（无奇偶校验）、Odd（偶校验）、Even（奇校验）、Mark（标记奇偶校验）或 Space（空格奇偶校验）。
反转 RTS	禁用	通过在 USB Serial Configuration Utility 中选择该选项，可以反转 RTS 线的极性。
反转 CTS	禁用	通过在 USB Serial Configuration Utility 中勾选该选项，可以反转 CTS 线的极性。
反转 CTR	禁用	通过在 USB Serial Configuration Utility 中选择该项，可以反转 DTR 线的极性。
反转 DSR	禁用	通过在 USB Serial Configuration Utility 中选择该项，可以反转 DSR 线的极性。
反转 DCD	禁用	通过在 USB Serial Configuration Utility 中选择该项，可以反转 DCD 线的极性。
反转 RI	禁用	通过在 USB Serial Configuration Utility 中选择该项，可以反转 RI 线的极性。
RX 错误时的丢弃数据包	禁用	该参数定义了检测到接收数据包（RX 数据包 / 字节）的错误时 UART 的行为。如果在 USB Serial Configuration Utility 中选择了该选项，将放弃 RX 缓冲区中的数据包 / 字节。
挂起期间，将禁用 CTS 和 DSR 上拉电阻	使能	在嵌入式系统中，可在 USB Serial Configuration Utility 中选择该参数，以降低挂起状态下系统的电流消耗。在挂起状态下，该参数会禁用 CTS 和 DSR 的上拉电阻，以满足 USB 2.0 规范中对电流的要求。
BCD	禁用	默认状态下，充电器检测功能被禁用。使能 BCD 时，必须将三个 GPIO 配置为 BCD。

表 2. CY7C65213 和 CY7C65213A 的内部闪存配置 (续)

参数	默认值	说明
GPIO 配置		
GPIO0	TXLED#	可根据第 14 页上的表 13 中的内容配置 GPIO。
GPIO1	RXLED#	
GPIO2	TRISTATE	
GPIO3	POWER#	
GPIO4	SLEEP#	
GPIO5	BUSDETECT	
GPIO6	BCD0	
GPIO7	BCD1	

电气规范

最大绝对额定值

超过最大额定值^[1]可能会缩短器件的使用寿命。

存放温度	-55 °C 至 +100 °C
供电时的环境温度（工业级）	-40 °C 至 +85 °C
接地电位的供电电压	
V _{DDD}	6.0 V
V _{CC}	6.0 V
V _{CCD}	1.95 V
V _{GPIO}	V _{CCIO} + 0.5 V

静电放电电压 ESD 保护电平为：

■ 2.2 kV HBM/JESD22-A114

闩锁电流	140 mA
每个 GPIO 上的最大电流	25mA

工作条件

T_A（偏置环境温度）

工业级

V _{BUS} 供电电压	3.15 V 至 5.25 V
V _{CCD} 供电电压	1.71 V 至 1.89 V
V _{CCD} 供电电压	1.71 V 至 1.89 V

器件级规格

除非另有说明，否则这些规范的适用条件是：-40 °C ≤ T_A ≤ 85 °C，T_J ≤ 100 °C，电压为 1.71 V 至 5.50 V。

表 3. 直流规范

参数	说明	最小值	典型值	最大值	单位	详情 / 条件
V _{CC}	V _{CC} 供电电压	3.15	3.30	3.45	V	通过使用 V _{CC} 的配置工具设置并配置正确的电压范围。
		4.35	5.00	5.25	V	
V _{CCIO}	V _{CCIO} 供电电压	1.71	1.80	1.89	V	用于设置 I/O 电压。通过使用 V _{CCIO} 的配置工具设置并配置正确的电压范围。
		2.0	3.3	5.5	V	
V _{CCD}	输出电压（供给内核逻辑）	-	1.80	-	V	请勿使用该电源驱动外部器件。 <ul style="list-style-type: none"> 1.71 V ≤ V_{CCIO} ≤ 1.89 V: V_{CCD} 引脚与 V_{CCIO} 引脚短路 V_{CCIO} > 2 V — 使用一个 1 μF 的电容（C_{efc}）将 V_{CCD} 引脚接地
C _{efc}	外部电压调节器电压旁路	1.00	1.30	1.60	μF	X5R 陶瓷或性能更好的电容
I _{CC1}	工作供应电流	-	13	18	mA	USB 2.0 FS， 传输速率为 1 Mbps 的单通道 UART， V _{CC} = 5 V、V _{CCIO} = 5 V 时没有进行 GPIO 切换
I _{CC2}	USB 挂起时的供电电流	-	5	-	μA	不包含通过 USB DP 的上拉电阻的电流 在 USB 挂起模式下，D+ 电压能够达到 3.8 V 的最大值。

表 4. 交流规范

参数	说明	最小值	典型值	最大值	单位	详情 / 条件
Z _{OUT}	USB 驱动器输出阻抗	28	-	44	Ω	由于 CY7C65213 具有内部终端电阻，所以不需要使用外部电阻。
T _{wakeup}	从 USB 挂起模式唤醒	-	25	-	μs	

注释：

1. 器件工作于高于最大绝对值的条件下，可能会造成永久性损害。器件长期运行于最大绝对值条件下，可能会影响它的可靠性。如果在低于最大绝对值但高于正常工作值条件下使用，则器件的工作情况与规范内容可能存在差异。

GPIO

表 5. GPIO 的直流规范

参数	说明	最小值	典型值	最大值	单位	详情 / 条件
$V_{IH}^{[2]}$	输入电压的上限阈值	$0.7 \times V_{CCIO}$	-	-	V	CMOS 输入
V_{IL}	输入电压的下限阈值	-	-	$0.3 \times V_{CCIO}$	V	CMOS 输入
$V_{IH}^{[2]}$	LVTTL 输入, $V_{CCIO} < 2.7 V$	$0.7 \times V_{CCIO}$	-	-	V	
V_{IL}	LVTTL 输入, $V_{CCIO} < 2.7 V$	-	-	$0.3 \times V_{CCIO}$	V	
$V_{IH}^{[2]}$	LVTTL 输入, $V_{CCIO} \geq 2.7 V$	2	-	-	V	
V_{IL}	LVTTL 输入, $V_{CCIO} \geq 2.7 V$	-	-	0.8	V	
V_{OH}	CMOS 输出高电平电压	$V_{CCIO} - 0.4$	-	-	V	$I_{OH} = 4 mA$, $V_{CCIO} = 5 V \pm 10\%$
V_{OH}	CMOS 输出高电平电压	$V_{CCIO} - 0.6$	-	-	V	$I_{OH} = 4 mA$, $V_{CCIO} = 3.3 V \pm 10\%$
V_{OH}	CMOS 输出高电平电压	$V_{CCIO} - 0.5$	-	-	V	$I_{OH} = 1 mA$, $V_{CCIO} = 1.8 V \pm 5\%$
V_{OL}	CMOS 输出低电平电压	-	-	0.4	V	$I_{OL} = 8 mA$, $V_{CCIO} = 5 V \pm 10\%$
V_{OL}	CMOS 输出低电平电压	-	-	0.6	V	$I_{OL} = 8 mA$, $V_{CCIO} = 3.3 V \pm 10\%$
V_{OL}	CMOS 输出低电平电压	-	-	0.6	V	$I_{OL} = 4 mA$, $V_{CCIO} = 1.8 V \pm 5\%$
Rpullup	上拉电阻	3.5	5.6	8.5	k Ω	
Rpulldown	下拉电阻	3.5	5.6	8.5	k Ω	
I_{IL}	输入漏电流 (绝对值)	-	-	2	nA	25 °C, $V_{CCIO} = 3.0 V$
C_{IN}	输入电容	-	-	7	pF	
Vhysttl	输入迟滞 LVTTL; $V_{CCIO} > 2.7 V$	25	40	-	mV	
Vhyscmos	输入迟滞 CMOS	$0.05 \times V_{CCIO}$	-	-	mV	

表 6. GPIO 的交流规范

参数	说明	最小值	典型值	最大值	单位	详情 / 条件
$T_{RiseFast1}$	快速模式下的上升时间	2	-	12	ns	$V_{CCIO} = 3.3 V / 5.5 V$, Load = 25 pF
$T_{FallFast1}$	快速模式下的下降时间	2	-	12	ns	$V_{CCIO} = 3.3 V / 5.5 V$, Load = 25 pF
$T_{RiseSlow1}$	慢速模式下的上升时间	10	-	60	ns	$V_{CCIO} = 3.3 V / 5.5 V$, Load = 25 pF
$T_{FallSlow1}$	慢速模式下的下降时间	10	-	60	ns	$V_{CCIO} = 3.3 V / 5.5 V$, Load = 25 pF
$T_{RiseFast2}$	快速模式下的上升时间	2	-	20	ns	$V_{CCIO} = 1.8 V$, Load = 25 pF
$T_{FallFast2}$	快速模式下的下降时间	20	-	100	ns	$V_{CCIO} = 1.8 V$, Load = 25 pF
$T_{RiseSlow2}$	慢速模式下的上升时间	2	-	20	ns	$V_{CCIO} = 1.8 V$, Load = 25 pF
$T_{FallSlow2}$	慢速模式下的下降时间	20	-	100	ns	$V_{CCIO} = 1.8 V$, Load = 25 pF

注释:

2. V_{IH} 的值不能超过 $V_{CCIO} + 0.2 V$ 。

复位

表 7. 复位直流规范

参数	说明	最小值	典型值	最大值	单位	详情 / 条件
V _{IH}	输入高电平电压	0.7 × V _{CCIO}	–	–	V	
V _{IL}	输入低电平电压	–	–	0.3 × V _{CCIO}	V	
R _{pullup}	上拉电阻	3.5	5.6	8.5	kΩ	
C _{IN}	输入电容	–	5	–	pF	
V _{hysxres}	输入电压迟滞	–	100	–	mV	

表 8. 复位交流规范

参数	说明	最小值	典型值	最大值	单位	详情 / 条件
T _{resetwidth}	复位脉冲宽度	1	–	–	μs	

UART

表 9. UART 交流规范

参数	说明	最小值	典型值	最大值	单位	详情 / 条件
F _{UART}	UART 比特率	0.3	–	3,000	kbps	

闪存存储器

表 10. 闪存存储器规范

参数	说明	最小值	典型值	最大值	单位	详情 / 条件
F _{end}	闪存擦写次数	100K	–	–	周期	
F _{ret}	闪存数据保留时间。T _A ≤ 85 °C, 一万个擦除 / 编程周期	10	–	–	年	

引脚说明

表 11. CY7C65213-28PVXI / CY7C65213A-28PVXI (28-SSOP) 引脚说明

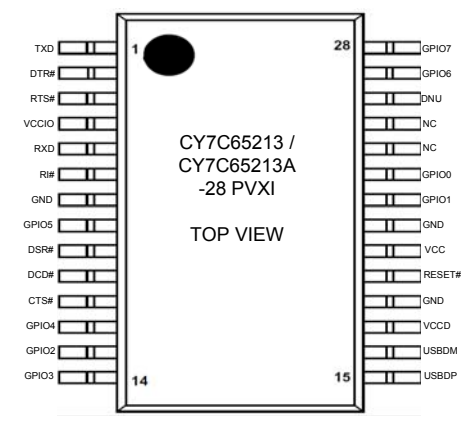
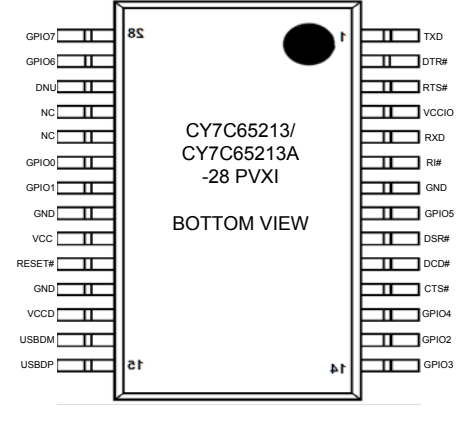
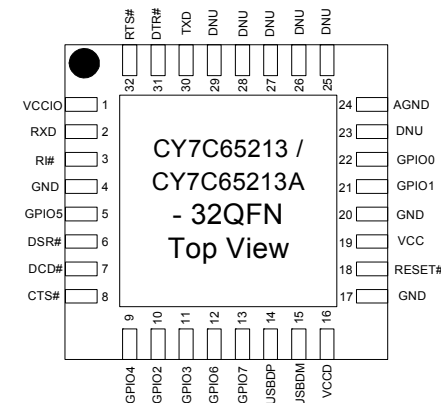
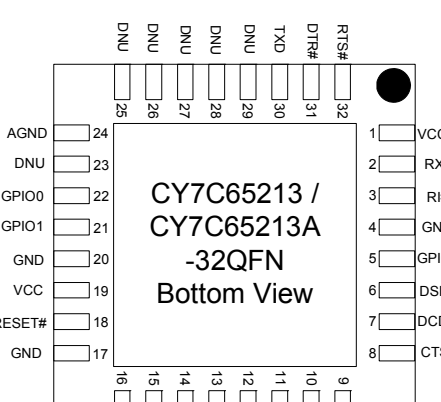
引脚	名称	类型	默认值	说明	
1	TXD	输出	-	发送异步数据输出	
2	DTR#	输出	-	数据终端就绪控制输出	
3	RTS#	输出	-	请求发送控制输出	
4	VCCIO	电源	-	供电给器件内核和接口, 电压范围为 1.71 至 5.5 V	
5	RXD	输入	-	接收异步数据输入	
6	RI#	输入	-	振铃指示器控制输入。可以将其设置为唤醒模式; 该引脚上的低电平信号用于使 USB 主机控制器从挂起状态唤醒	
7	GND	电源	-	数字模块接地引脚	
8	GPIO5	I/O	TRISTATE	可配置的 GPIO	
9	DSR#	输入	-	数据组就绪控制输入	
10	DCD#	输入	-	数据载波检测控制输入	
11	CTS#	输入	-	允许发送控制输入	
12	GPIO4	I/O	Sleep#	可配置的 GPIO	
13	GPIO2	I/O	TRISTATE	可配置的 GPIO	
14	GPIO3	I/O	Power#	可配置的 GPIO	
15	USBDP	USBIO	-	USB 数据信号正端, 它集成了终端电阻和一个大小为 1.5 kΩ 的上拉电阻。	
16	USBDM	USBIO	-	USB 数据信号负端, 集成了终端电阻	
17	VCCD	电源	-	该引脚为内部调制器的输出, 并不能为外部器件供电。 当 VCCIO 电压大于 2 V 时, 使用一个 1 μF 的去耦电容将该引脚接地。当 VCCIO 电压小于 2 V 时, 将该引脚连接至 VCCIO 电源上。	
18	GND	电源	-	数字模块接地引脚	
19	RESET#	XRES	-	芯片复位, 低电平有效。可以保持它为未连接状态, 或使用一个上拉电阻将它连接到 VCCIO 电源上。	
20	VCC	电源	-	VBUS 供电电压 (USB) 的范围为 3.15 V 到 5.25 V。	
21	GND	电源	-	数字模块接地引脚	
22	GPIO1	I/O	RXLED#	可配置的 GPIO	
23	GPIO0	I/O	TXLED#	可配置的 GPIO	
24	NC	-	-	无连接	
25	NC	-	-	无连接	
26	DNU	-	-	请勿使用	
27	GPIO6	I/O	TRISTATE	可配置的 GPIO	
28	GPIO7	I/O	TRISTATE	可配置的 GPIO	

表 12. CY7C65213-32LTXI / CY7C65213A-32LTXI (32-QFN) 引脚说明 [3, 4]

引脚	名称	类型	默认值	说明	
1	VCCIO	电源	-	供电给器件内核和接口, 电压范围为 1.71 V 至 5.5 V	
2	RXD	输入	-	接收异步数据输入	
3	Ri#	输入	-	振铃指示器控制输入。可以将其配置为唤醒引脚; 该引脚上的低电平信号用于使 USB 主机控制器从挂起状态唤醒	
4	GND	电源	-	数字模块接地引脚	
5	GPIO5	I/O	TRISTATE	可配置的 GPIO。请参见表 13。	
6	DSR#	输入	-	数据就绪控制输入	
7	DCD#	输入	-	数据载波检测控制输入	
8	CTS#	输入	-	允许发送控制输入	
9	GPIO4	I/O	SLEEP#	可配置的 GPIO。请参见表 13。	
10	GPIO2	I/O	TRISTATE	可配置的 GPIO。请参见表 13。	
11	GPIO3	I/O	POWER#	可配置的 GPIO。请参见表 13。	
12	GPIO6	I/O	TRISTATE	可配置的 GPIO。请参见表 13。	
13	GPIO7	I/O	TRISTATE	可配置的 GPIO。请参见表 13。	
14	USBDP	USBIO	-	USB 数据信号正端, 集成了终端电阻和 1.5 kΩ 的上拉电阻。	
15	USBDM	USBIO	-	USB 数据信号负端, 集成了终端电阻	
16	VCCD	电源	-	该引脚为内部调制器的输出, 并不能为外部器件供电。 当 VCCIO 电压大于 2 V 时, 使用一个 1 μF 的去耦电容将该引脚接地。当 VCCIO 电压小于 2 V 时, 将该引脚连接到 VCCIO 电源上。	
17	GND	电源	-	数字模块接地引脚	
18	RESET#	XRES	-	芯片复位, 低电平有效。可以保持它为未连接状态, 或使用一个上拉电阻将它连接到 VCCIO 电源上。	
19	VCC	电源	-	供电电压 (USB) 的范围为从 3.15 V 到 5.25 V	
20	GND	电源	-	数字模块接地引脚	
21	GPIO1	I/O	RXLED#	可配置的 GPIO。请参见表 13。	
22	GPIO0	I/O	TXLED#	可配置的 GPIO。请参见表 13。	
23	DNU	-	-	请勿使用	
24	AGND	电源	-	模拟模块接地引脚	

注释:

3. 在该文档中, 所有低电平有效信号的名称均使用 #。
4. 所有配置为输入的引脚都不能设置为浮空状态

表 12. CY7C65213-32LTXI / CY7C65213A-32LTXI (32-QFN) 引脚说明 (续) [3, 4]

引脚	名称	类型	默认值	说明
25	DNU	-	-	请勿使用
26	DNU	-	-	请勿使用
27	DNU	-	-	请勿使用
28	DNU	-	-	请勿使用
29	DNU	-	-	请勿使用
30	TXD	输出	-	发送异步数据输出
31	DTR#	输出	-	数据终端就绪控制输出
32	RTS#	输出	-	请求发送控制输出

表 13. GPIO 配置

通过使用赛普拉斯提供的配置工具 (您可以从 www.cypress.com 网址上下载), 可以为 GPIO 引脚配置下面各个信号选项:

GPIO 配置选项	说明
TRISTATE	I/O 是三态的 [5]
DRIVE 1	静态输出 1
DRIVE 0	输出静态 0
POWER#	该输出用于控制通过一个开关提供给外部逻辑的电源, 从而可在配置 USB 之前或 USB 挂起期间断开电源。 0 — USB 器件处于配置状态 1 — USB 器件处于未配置状态或处于 USB 挂起模式
TXLED#	可在 USB 传输期间驱动 LED
RXLED#	可在 USB 接收期间驱动 LED。
TX 和 RX LED#	可在 USB 传输和接收期间驱动 LED。
SLEEP#	该引脚为低电平时, 用于指示 USB 挂起状态
BCD0	可配置的电池充电器检测引脚, 用于指示 USB 充电器的类型 (SDP、CDP 或 DCP)
BCD1	配置示例: 00 — 可提供高达 100 mA 的电流 (未配置状态) 01 — SDP (高达 500 mA) 10 — CDP/DCP (高达 1.5 A) 11 — 挂起状态 (高达 2.5 mA 的电流) 通过使用配置工具可配置该真值表
BUSDETECT	VBUS 检测。使用 BCD 特性 [6] 时, 需要将 VBUS 连接到该引脚上, 以检测 VBUS。

注释:

5. 需要将配置为输入的 GPIO 上拉为高电平或下拉为低电平。悬空输入引脚 (三态) 若使用了不确定的电压, 会导致超过内部电流消耗。因此, 建议在每个输入引脚上使用一个 10 kΩ 的上拉或下拉电阻。
6. VBUS = VCCIO 时, 通过 10 kΩ 的串联电阻, 将 VBUS 连接到 BUSDETECTION 引脚上
VBUS > VCCIO 时, 通过电阻分压器网络, 将 VBUS 连接到 BUSDETECTION 引脚上。对 R1 和 R2 的要求如下:
R1 ≥ 10 k
R2 / (R1 + R2) = VCCIO / VBUS

USB 电源配置

以下部分描述的是 CY7C65213/CY7C65213A 可用的 USB 电源配置。有关信号的详细信息，请参考第 12 页上的引脚说明。

USB 总线供电的配置

图 1 显示的是总线供电设计中 CY7C65213/CY7C65213A 的示例。由于 VBUS 有一个内部电压调节器，因此可以将它直接连接到 CY7C65213/CY7C65213A。

USB 总线供电系统必须遵循下面各要求：

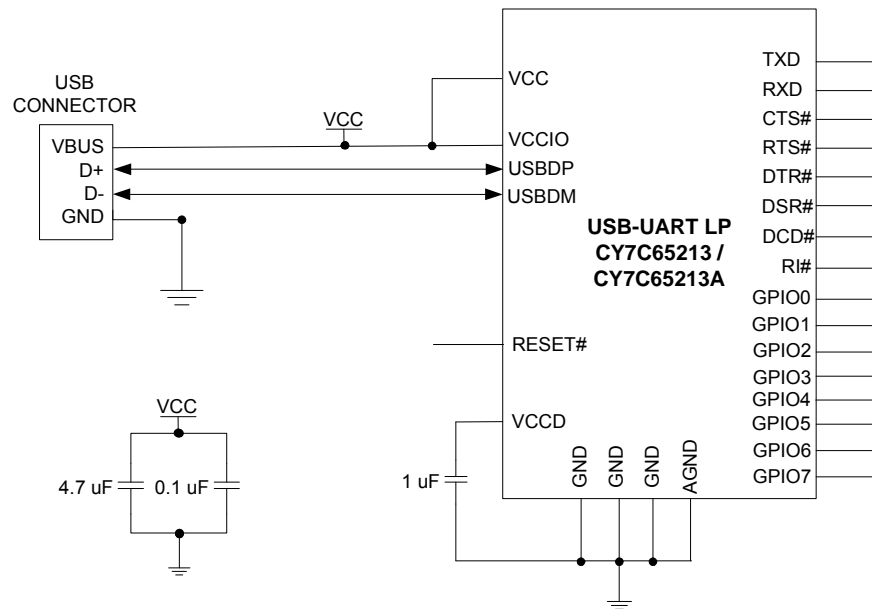
1. 进行 USB 枚举前（未配置状态），系统消耗的电流不能超过 100 mA。
2. 在 USB 挂起模式下，系统消耗的电流不能超过 2.5 mA。

3. 高功耗的总线供电系统（运行期间消耗的电流超过 100 mA）必须使用通过 GPIO 配置的 POWER#，以确保消耗的电流低于 100 mA（进行 USB 枚举前）或低于 2.5 mA（在 USB 挂起状态期间）。

4. 从 USB 主机输入系统的电流不能超过 500 mA。

需要使用一个配置工具来更新 CY7C65213 闪存中的配置描述符，以指示系统的总线供电配置和所需的最大电流。

图 1. 总线供电配置



自供电配置

图 2 显示的是自供电设计中 CY7C65213/CY7C65213A 的示例。在该配置中：

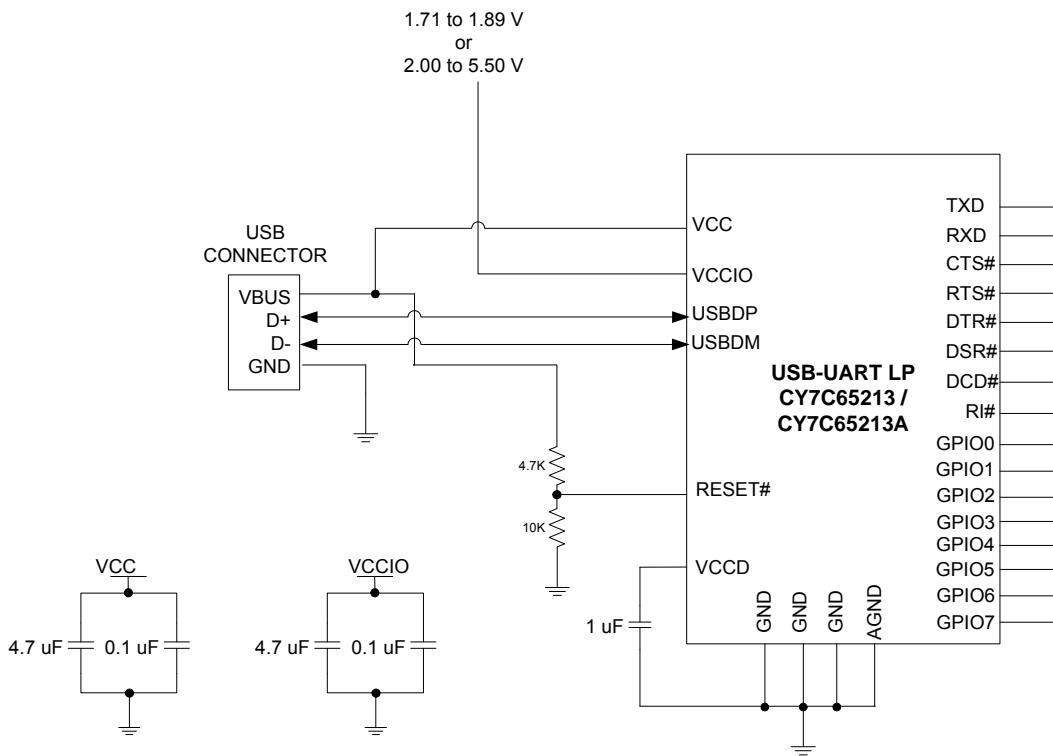
- VCC 由 USB VBUS 供电。VCC 引脚还用于检测 USB 连接情况。
- VCCIO 由一个外部电源供电。

USB 主机的 VBUS 可用于控制 CY7C65213/CY7C65213A 的 RESET# 引脚。存在 VBUS 时，将取消对 CY7C65213/CY7C65213A 的复位，器件将使能 USBDP 上大小为 1.5 kΩ 的内部上拉电阻。不存在 VBUS（即 USB 主机被

断电）时，将激活对 CY7C65213/CY7C65213A 进行复位，从而使器件禁用 USBDP 上大小为 1.5 kΩ 的上拉电阻。这样可以确保没有任何电流从 USBDP 通过 1.5 kΩ 的上拉电阻流向 USB 主机，以满足 USB 2.0 规格。

复位 CY7C65213/CY7C65213A 时，所有 I/O 引脚都处于三态。需要使用配置工具更新 CY7C65213/CY7C65213A 闪存中的配置描述符，从而指示它的自供电配置。

图 2. 自供电配置



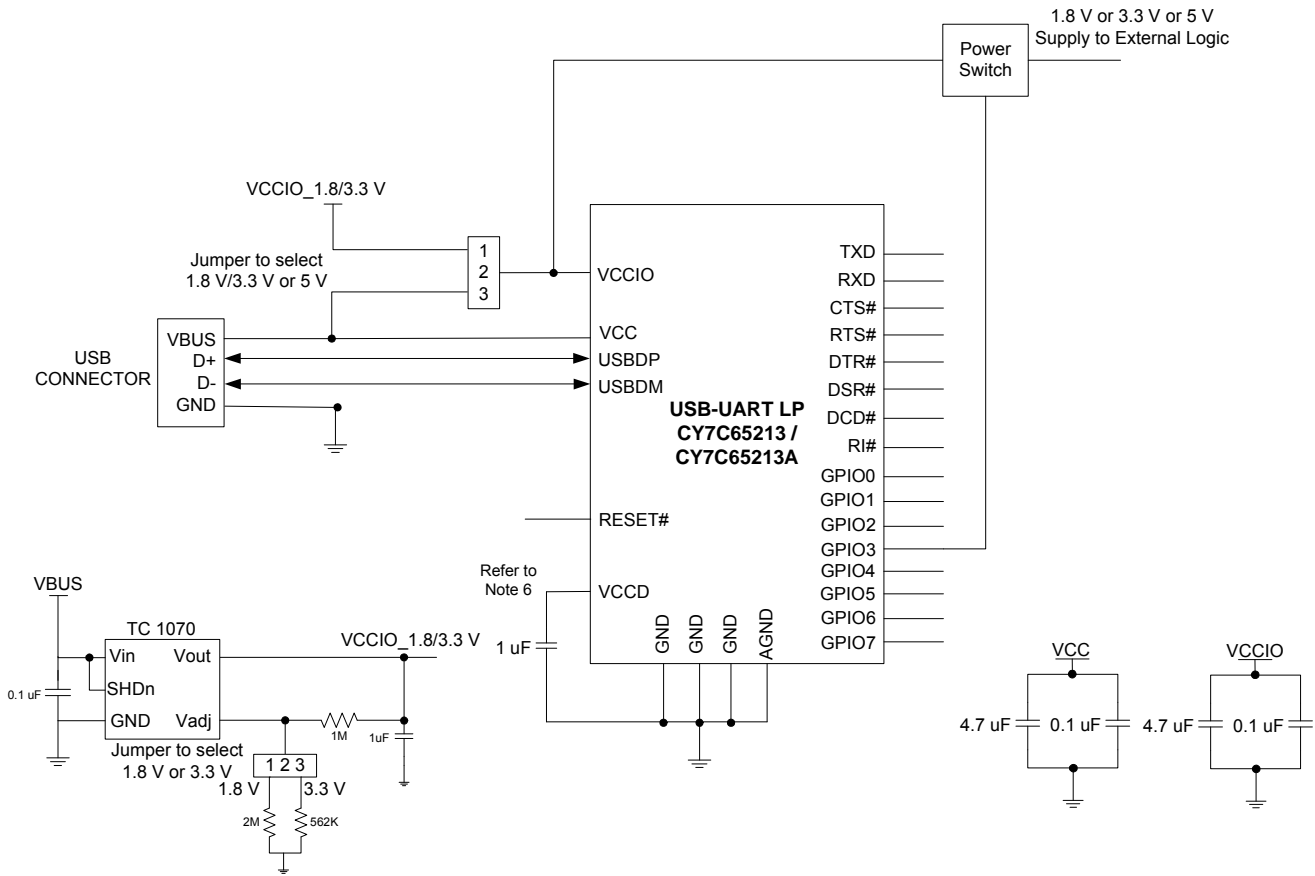
带可变 I/O 电压的 USB 总线供电

图 3 显示的是 I/O 电压可变的总线供电系统中 CY7C65213/CY7C65213A 的情况。低压差 (LDO) 电压调节器通过使用跳线开关可以提供 1.8 V 或 3.3 V 输出。该电压调节器的输入电压是 5 V VBUS。使用另一个跳线开关为 CY7C65213/CY7C65213A 的 VCCIO 引脚选择 1.8/3.3 V 或 5 V VBUS 电压。通过该选择, 可以将 I/O 电压和外部逻辑的电源设置为 1.8 V、3.3 V 或 5 V。

USB 总线供电系统必须满足下面各条件:

1. 进行 USB 枚举前 (未配置状态), 系统消耗的电流不能超过 100 mA。
2. 在 USB 挂起模式下, 系统消耗的电流不能超过 2.5 mA。
3. 高功耗的总线供电系统 (运行期间消耗的电流超过 100 mA) 必须使用通过 GPIO 配置的 POWER#, 以确保消耗电流低于 100 mA (进行 USB 枚举前) 或低于 2.5 mA (在 USB 挂起状态期间)。

图 3. 带有 1.8 V、3.3 V 或 5 V I/O 电压选项的 USB 总线供电 [7]



注释:

7. $1.71 \text{ V} \leq V_{\text{CCIO}} \leq 1.89 \text{ V}$: 将 VCCD 引脚短接到 VCCIO 引脚上; $V_{\text{CCIO}} > 2 \text{ V}$: 将一个 1 μF 的去耦电容连接到 VCCD 引脚上。

应用示例

下面部分介绍了 CY7C65213/CY7C65213A 应用示例。

USB 至 RS232 的转换器

CY7C65213/CY7C65213A 通过使用 USB 可以将任何带有串行端口的嵌入式系统连接到主机 PC 上。CY7C65213/CY7C65213A 被主机 PC 枚举为一个 COM 端口。

RS232 协议遵循双极传输信号条件，即为输出信号在负极性和正极性之间进行切换。RS232 信号的有效电压范围为 -3 V 到 -15 V 或 +3 V 到 +15 V。信号在 -3 V 到 +3 V 电压范围内无效。在 RS232 中，逻辑 1 被称为“Mark”（标记），它对应于负电压范围。逻辑 0 被称为“Space”（空白），它对应于正电压范围。通过使用 RS232 电平转换器，可以实现极性转换，并能够在 CY7C65213/CY7C65213A 的 UART 接口和 RS232 传输信号之间实现电压转换。

在本应用中，可将 GPIO4 配置为 SLEEP# 或 POWER# 引脚，并将它连接至 RS232 电平转换器的 SHDN# 引脚，如图 4 所示。在器件中，GPIO4 的默认配置为 SLEEP#。如果将 GPIO4 配置为 SLEEP#，则该引脚上的低电平表示器件处于 USB 挂起状

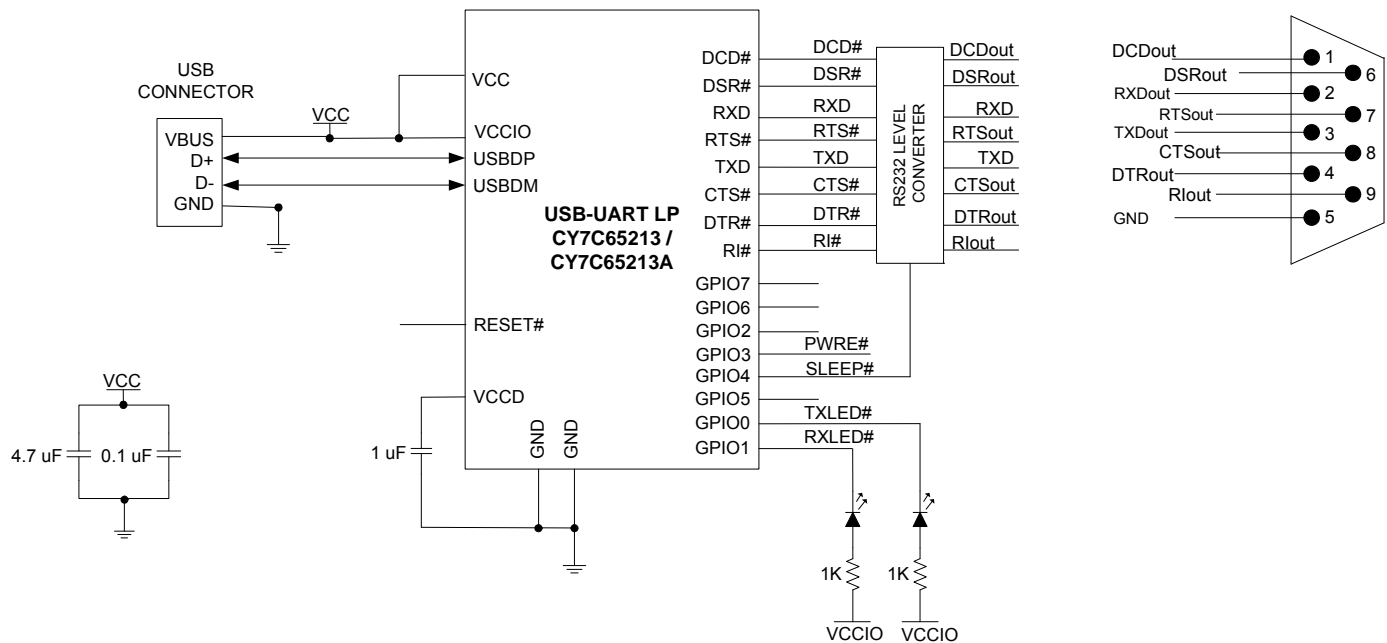
态；如果将 GPIO4 配置为 POWER#，则该引脚上的高电平表示器件处于 USB 未配置状态或 USB 挂起状态。分别将 GPIO0 和 GPIO1 配置为 TXLED# 和 RXLED#，以便驱动两个用于表示发送和接收数据的 LED。

可以使用 Maxim 的 MAX3245 收发器测试 CY7C65213/CY7C65213A。

在 USB-RS232 转换器上，可按照以下顺序执行一个简单的回送测试操作：使用一个跳线器将 RS232 的 TX 和 RX 线连接起来，然后通过一个 COM 端口通信终端（如 Hyper 终端或 Tera 终端）将数据传输给转换器，最后验证是否接收到相同的数据。

欲了解有关测试 USB 至 RS232 解决方案的详细步骤，请参考 AN8514 应用笔记中“测试 USB 至 RS232 的解决方案”一节的内容。

图 4. USB 至 RS232 转换器



USB 至 RS485 应用

CY7C65213A 可以被配置为 USB-UART 接口。该 UART 接口在 TTL 电平上工作。通过使用一个 GPIO 和任意一个半双工 RS485 收发 IC（用于将 TTL 电平转换为 RS485 电平），可将其转换为 RS485 接口，如图 5 所示。该 GPIO (TXDEN) 根据 CY7C65213A

的 UART 缓冲器的可用特性使能或禁止通过 RS485 收发 IC 的数据传输。可以使用赛普拉斯 USB-Serial 配置工具来配置该 GPIO。图 6 显示的是它的时序图。

RS485 是一个多点网络，即：多个器件可以通过一个双线电缆连接互相进行通信。RS485 电缆两端各需要一个终端电阻。

图 5. USB-RS485 桥接器

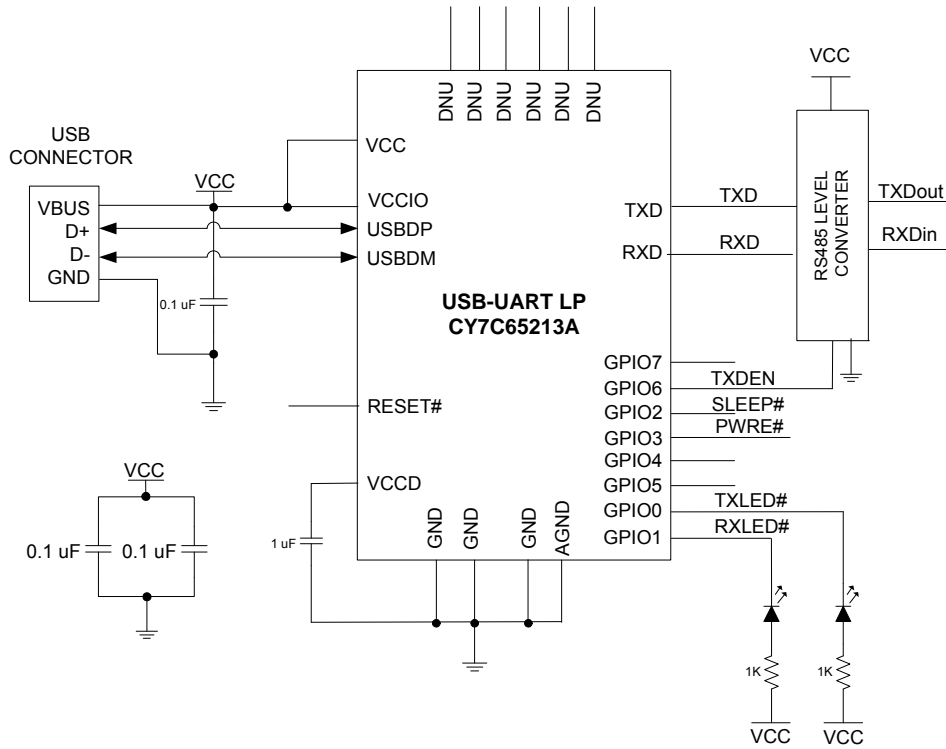
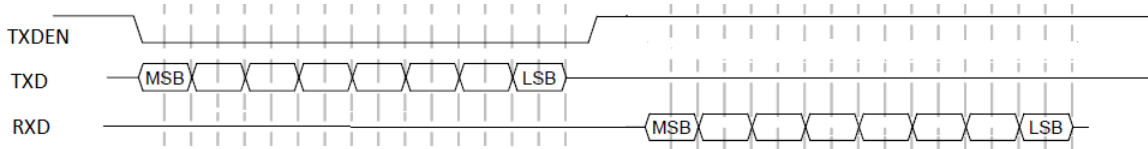


图 6. RS485 GPIO (TXDEN) 时序框图



具有电池充电检测特性的总线供电的电池充电的 USB-MCU 接口

图 7 显示了作为 USB-MCU 接口的 CY7C65213/CY7C65213A。TXD 和 RXD 线用于传输数据，则 RTS# 和 CTS# 线用于交换数据。将 GPIO4 配置为 SLEEP#，从而向 MCU 报告器件是否处于 USB 挂起模式。配置 RI# 引脚，从挂起模式下唤醒 USB 主机控制器。

该应用描述的是总线供电的电池充电系统。CY7C65213/CY7C65213A 根据 USB 电池充电规范版本 1.2 实现电池充电检测功能。

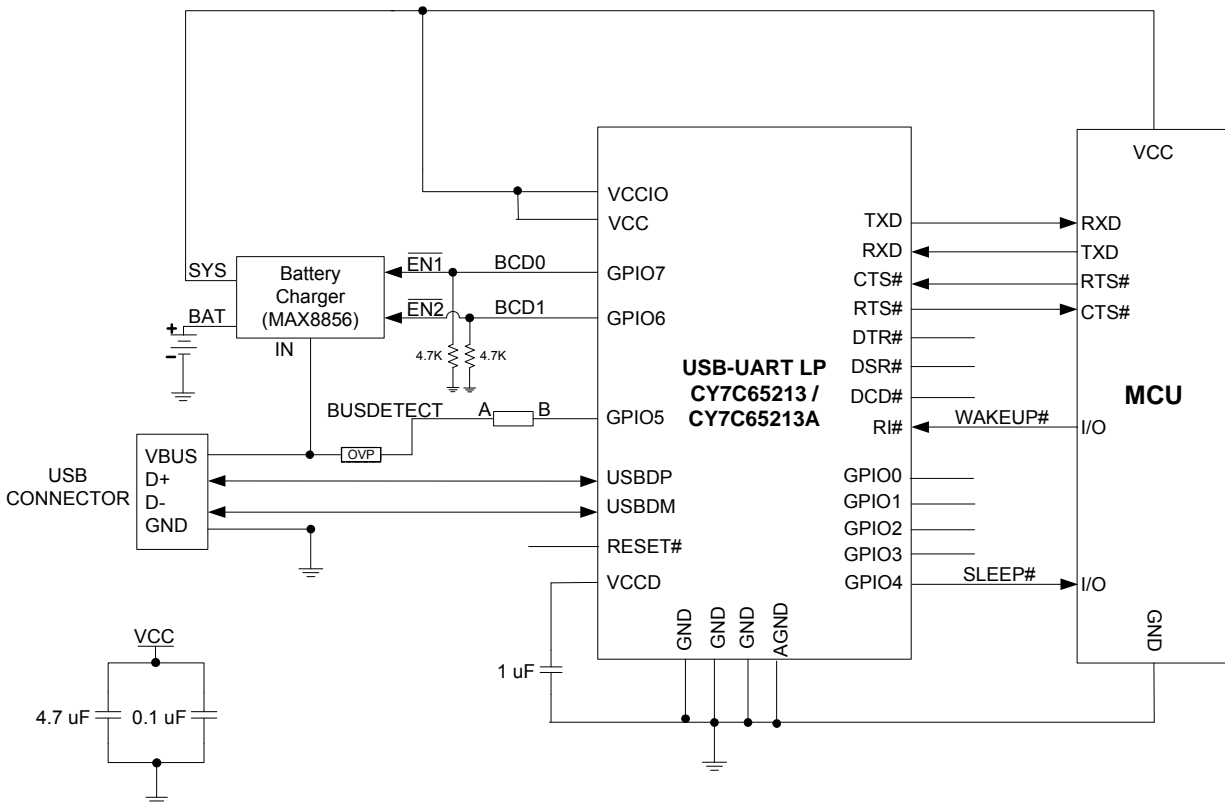
总线供电的电池充电系统必须满足以下各条件：

1. 如果器件没有 VBUS 连接或被断电，则可以通过电池为系统供电（若未被放电），使该系统正常工作。
2. 进行 USB 枚举前或在 USB 挂起状态中，从 VBUS 提供给系统的电流不能超过 100 mA。
3. 系统消耗的电流不能超过 500 mA（对于 SDP）或 1.5 A（对于 CDP/DCP）。

为了满足第一个要求，来自 USB 主机的 VBUS 同时被连接到电池充电器和 CY7C65213/CY7C65213A，如图 7 所示。与 VBUS 相连时，CY7C65213/CY7C65213A 开始检测电池充电器，并通过 BCD0 和 BCD1 指出 USB 充电器的类型。如果 USB 充电器是 SDP 或 CDP，CY7C65213/CY7C65213A 将使能 USBDP 上大小为 1.5 K Ω 的上拉电阻，用于执行 USB 全速枚举。断开 VBUS 连接时，CY7C65213/CY7C65213A 将通过 BCD0 和 BCD1 指示没有检测到 USB 充电器，并禁用 USBDP 上 1.5 K Ω 的上拉电阻。禁用该电阻可防止 USBDP 引脚上从电源流向 USB 主机的电流，这样便能够符合 USB 2.0 规范。

为了满足第二和第三项要求，通过 GPIO 配置信号 BCD0 和 BCD1，以指示 USB 充电器类型以及 VBUS 提供给电池充电器的电流。可以使用配置工具配置 BCD0 和 BCD1 信号。

图 7. 具有电池充电检测特性的总线供电的电池充电 USB-MCU 接口 [8]

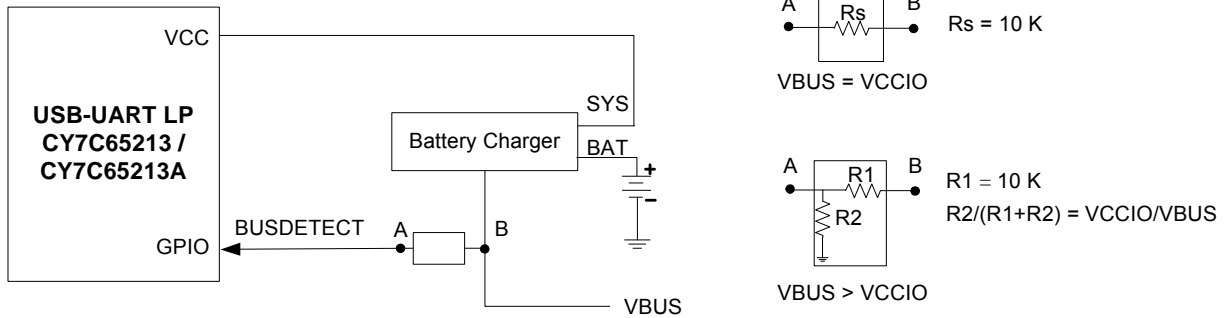


注释：

8. 在 VBUS 引脚上增加一个 100 K Ω 的下拉电阻，便于快速放电。

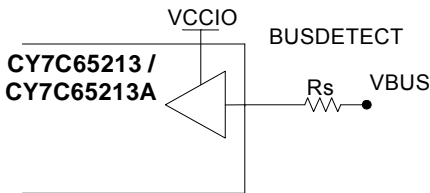
在电池充电器系统中的VBUS上可以发生一个9V的毛刺。在CY7C65213的VCC引脚上不能使用超过6V的电压。如果VBUS线上没有过压保护（OVP），请使用电阻网络将VBUS连接至（GPIO所配置的）BUSDETECT上，并将电池充电器的输出连接到CY7C65213的VCC引脚上，如下图所示。

图 8. GPIO VBUS 检测（BUSDETECT）



当VBUS和VDDD具有相同的电压时，可以使用串联电阻（Rs）将VBUS连接至GPIO。该过程如下图所示。如果发生充电器故障，并且VBUS达到9V，那么使用10kΩ电阻会有两个作用：降低GPIO中流入当前正向偏置二极管的电流，同时降低焊盘上的电压。

图 9. GPIO VBUS 检测，VBUS = VCCIO



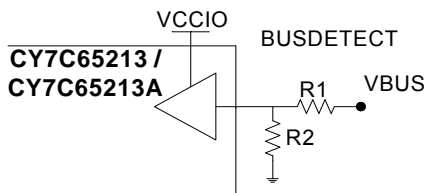
VBUS > VCCIO时，需要通过一个电阻分压器使VBUS的电压下降到VCCIO，从而保证GPIO能够检测到VBUS电压，如图10所示。

电阻值的大小要满足以下条件：

- $R1 \geq 10k$
- $R2 / (R1 + R2) = VCCIO / VBUS$

第一个条件可限制电压和电流以防止充电器发生故障（如前一段所述）。而第二个条件允许正常进行VBUS检测。

图 10. GPIO VBUS 检测，VBUS > VCCIO



LED 接口

可以配置任何GPIO来驱动LED。可以使用三个配置选项（TXLED#、RXLED#和TX或RX LED#）来驱动LED。请参考第14页上的表13。

下图显示的是CY7C65213驱动单LED配置和双LED配置的示例。在单LED的配置中，可以使用GPIO引脚指出器件通过USB传送或接收数据（TX或RX LED#）的时间。在双LED配置中，当通过USB传输或接收数据时，相应的GPIO引脚将驱动LED来指示传输操作。

图 11. 单 LED 配置

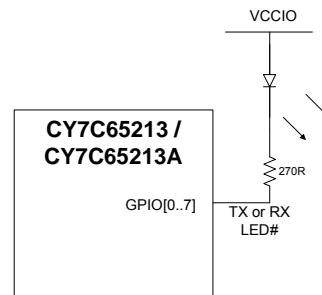
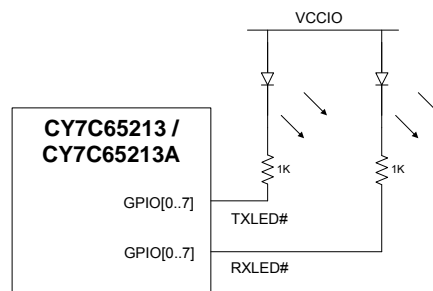


图 12. 双 LED 配置



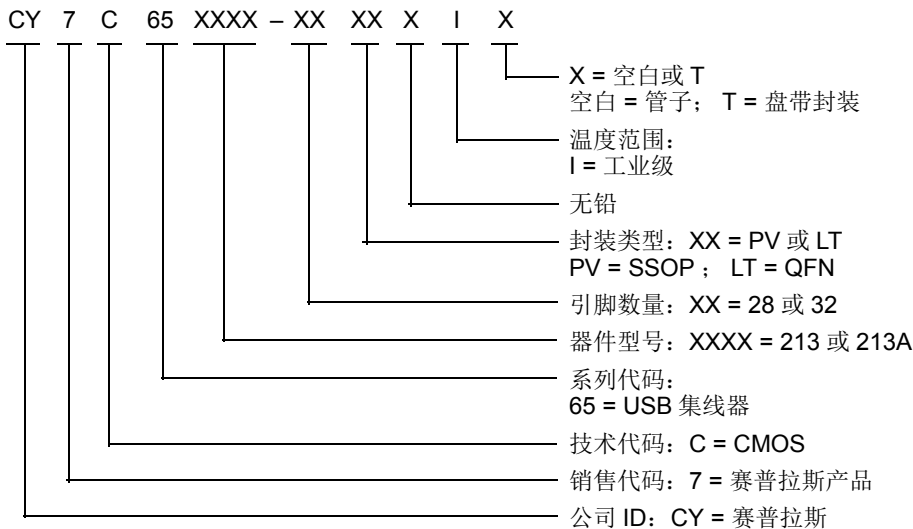
订购信息

表 14 列出了 CY7C65213 的主要封装特性和订购代码。该表仅包含了当前可供应的器件。如果您未找到自己需要的器件，请与当地销售代表联系。欲了解更多信息，请访问赛普拉斯公司网站 www.cypress.com，并参考 <http://www.cypress.com/products> 上的产品汇总页。

表 14. 关键特性和订购信息

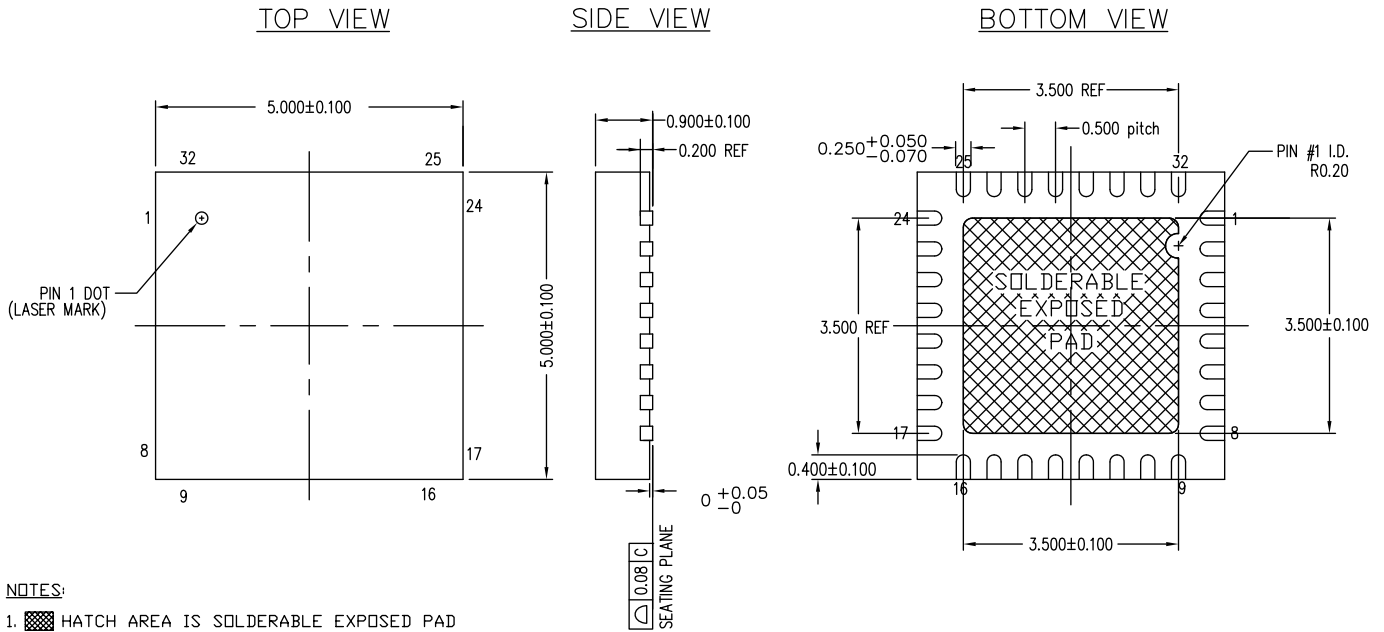
封装	订购代码	操作范围
28-SSOP (10 × 7.5 × 1.65 mm, 间距为 0.65 mm)	CY7C65213-28PVXI	工业级
32-QFN (5 × 5 × 1 mm, 间距为 0.5 mm) (无铅)	CY7C65213-32LTXI	工业级
32-QFN (5 × 5 × 1 mm, 间距为 0.5 mm) — 盘带封装	CY7C65213-32LTXIT	工业级
28-SSOP (10 × 7.5 × 1.65 mm, 间距为 0.65 mm)	CY7C65213A-28PVXI	工业级
32-QFN (5 × 5 × 1 mm, 间距为 0.5 mm) (无铅)	CY7C65213A-32LTXI	工业级
32-QFN (5 × 5 × 1 mm, 间距为 0.5 mm) (无铅) — 盘带封装	CY7C65213A-32LTXIT	工业级

订购代码定义



封装信息

图 13. 32-QFN (5 × 5 × 1.0 mm) LT32B 3.5 × 3.5 E 型焊盘 (Sawn) 封装外形, 001-30999

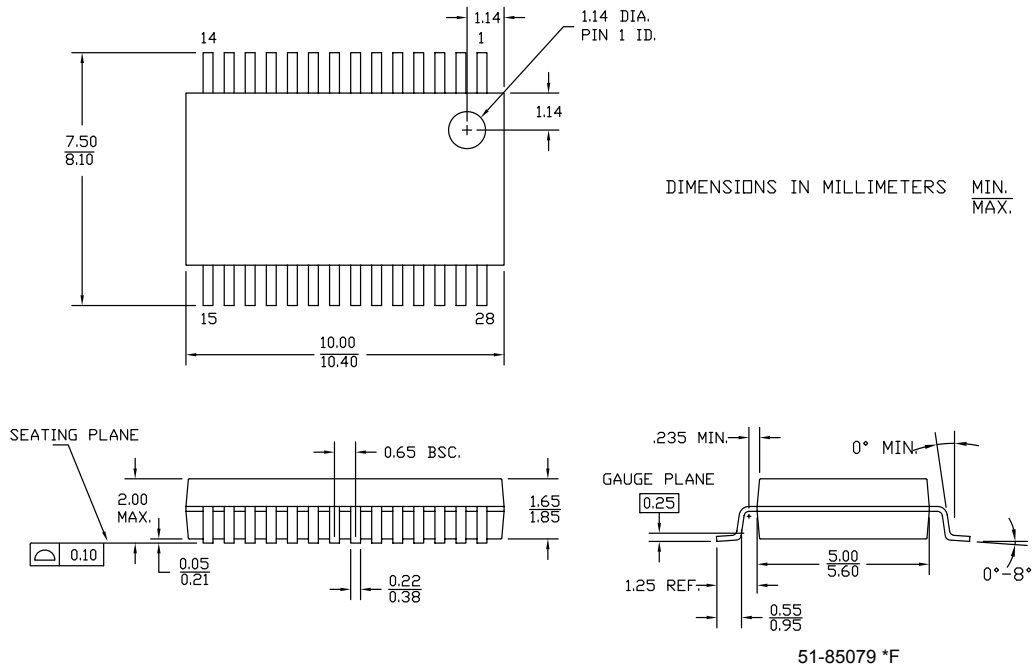


NOTES:

1. [Hatched Area] HATCH AREA IS SOLDERABLE EXPOSED PAD
2. BASED ON REF JEDEC # MO-220
3. DIMENSIONS ARE IN MILLIMETERS
4. PACKAGE WEIGHT: SEE CYPRESS PACKAGE MATERIAL DECLARATION DATASHEET (PMDD) POSTED ON THE CYPRESS WEB

001-30999 *D

图 14. 28-SSOP (210 Mil) 封装外形, 51-85079



51-85079 *F

表 15. 封装特性

参数	说明	最小值	典型值	最大值	单位
T _A	工作环境温度	-40	25	85	°C
THJ	封装 θ _{JA} (32-QFN)	-	19	-	°C/W
	封装 θ _{JA} (28-SSOP)	-	62	-	°C/W

表 16. 回流焊峰值温度

封装	最高峰值温度	峰值温度下的最长时间
32-QFN	260 °C	30 秒
28-SSOP	260 °C	30 秒

表 17. 封装潮敏等级 (MSL), IPC/JEDEC J-STD-2

封装	MSL
32-QFN	MSL3
28-SSOP	MSL3

缩略语

表 18. 本文中使用的缩略语

缩略语	说明
BCD	电池充电检测
CDC	通信驱动类型
CDP	充电下行端口
DCP	专用充电端口
DLL	动态的链接库
ESD	静电放电
GPIO	通用输入 / 输出
HBM	人体放电模式
MCU	微控制器单元
OSC	振荡器
PHDC	个人医疗设备类
PID	产品标识
SDP	标准下行端口
SIE	串行接口引擎
VCOM	虚拟通信端口
USB	通用串行总线
UART	通用异步接收器 / 发送器
VID	供应商标识

文档规范

测量单位

表 19. 测量单位

符号	测量单位
°C	摄氏度
DMIPS	Dhrystone 每秒百万条指令
kΩ	千欧
KB	千字节
kHz	千赫兹
kV	千伏特
Mbps	每秒兆比特
MHz	兆赫兹
mm	毫米
V	伏特

文档修订记录页

文档标题: CY7C65213/CY7C65213A, USB-UART LP 桥接控制器 文档编号: 001-88954				
版本	ECN	变更者	提交日期	变更说明
**	4107023	LWEN	08/28/2013	本档版本号为 Rev**, 译自英文版 001-81011 Rev*E。
*A	5473123	WEIZ	10/14/2016	本档版本号为 Rev*A, 译自英文版 001-81011 Rev*M。

销售、解决方案和法律信息

全球销售和 design 支持

赛普拉斯公司拥有一个由办事处、解决方案中心、厂商代表和经销商组成的全球性网络。要找到离您最近的办事处，请访问 [赛普拉斯官网](#)。

产品

ARM® Cortex® 微控制器	cypress.com/arm
汽车级	cypress.com/automotive
时钟与缓冲区	cypress.com/clocks
接口	cypress.com/interface
照明与电源控制	cypress.com/powerpsoc
存储器	cypress.com/memory
PSoC	cypress.com/psoc
触摸感应	cypress.com/touch
USB 控制器	cypress.com/usb
无线 / 射频	cypress.com/wireless

PSoC® 解决方案

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#)

赛普拉斯开发者社区

[论坛](#) | [项目](#) | [视频](#) | [博客](#) | [培训](#) | [组件](#)

技术支持

cypress.com/support

© 赛普拉斯半导体公司，2012-2016。本文档归赛普拉斯半导体公司及其子公司（包括 Spansion LLC（“赛普拉斯”））所有。本文档（包括它所包含或引用的所有软件或固件（简称为“软件”））均归赛普拉斯所有，并受美国和世界其他国家的知识产权法律和条约的保护。除非在本款中另有明确规定，否则赛普拉斯保留在该等法律和条约下的所有权利，且未就其专利、版权、商标或其他知识产权授予任何许可。如果软件并不附随有一份许可协议且贵方未以其他方式与赛普拉斯签署关于使用软件的书面协议，赛普拉斯特此授予贵方属人性质的、非独家且不可转让的如下许可（无再许可）：（1）在赛普拉斯特软件著作权项下的下列许可：（一）对以源代码形式提供的软件，仅出于在赛普拉斯硬件产品上使用之目的且仅在贵方集团内部修改和复制软件，和（二）仅限于在有关赛普拉斯硬件产品上使用之目的将软件以二进制代码形式的向外部最终用户提供（无论直接提供或通过经销商和分销商间接提供），和（2）在被软件（由赛普拉斯公司提供，且未经修改）侵犯的赛普拉斯专利的权利主张项下，仅出于在赛普拉斯硬件产品上使用之目的制造、使用、提供和进口软件的许可。禁止对软件的任何其他使用、复制、修改、翻译或汇编。

在适用法律允许的限度内，赛普拉斯未对本文件或任何软件作出任何明示或暗示的担保，包括但不限于关于适销性和特定用途的默认保证。赛普拉斯保留更改本文件的权利，届时将不另行通知。在适用法律允许的限度内，赛普拉斯不对因应用或使用本文件所述任何产品或电路引起的任何后果负责。本文件，包括任何样本设计信息或程序代码信息，仅为供参考之目的提供。文件使用人应负责正确设计、计划和测试信息应用和由此生产的任何产品的功能和安全性。赛普拉斯产品不应被设计为、设定为或授权用作武器操作、武器系统、核设施、生命支持设备或系统、其他医疗设备或系统（包括急救设备和手术植入物）、污染控制或有害物质管理系统中的关键部件，或产品植入之设备或系统故障可能导致人身伤害、死亡或财产损失其他用途（“非预期用途”）。关键部件指，若该部件发生故障，经合理预期会导致设备或系统故障或会影响设备或系统安全性和有效性的部件。针对由赛普拉斯产品非预期用途产生或相关的任何主张、费用、损失和其他责任，赛普拉斯不承担全部或部分责任，贵方也不应追究赛普拉斯之责任。贵方应赔偿赛普拉斯因赛普拉斯产品引起的任何非预期用途产生或相关的所有索赔、费用、损失和其他责任，包括因人身伤害或死亡而引起的索赔，并使之免受损失。

赛普拉斯、赛普拉斯徽标、Spansion、Spansion 徽标，及上述项目的组合，及 PSoC、CapSense、EZ-USB、F-RAM 和 Traveo 应视为赛普拉斯在美国和其他国家的商标或注册商标。请访问 cypress.com 获取赛普拉斯商标的完整列表。其他名称和商标可能被声明为其各自所有者所有。